
Institut für Datentechnik und Kommunikationsnetze

*- Vertiefungsrichtungen,
Wahlbereiche,
Lehrveranstaltungen*

Rolf Ernst

**Ringvorlesung Informatik
27.5.11**

Informationsquellen

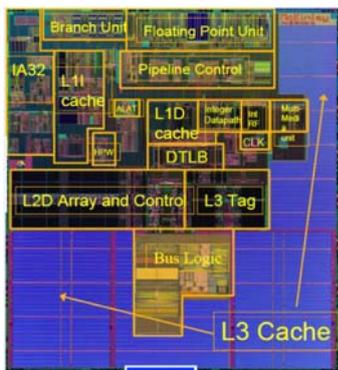
- **IDA** www.ida.ing.tu-bs.de
- Informationen zu Vertiefungen und Lehrveranstaltungen des IDA
www.ida.ing.tu-bs.de/lehre
www.ida.ing.tu-bs.de/lehre/lehrangebot
- offizielle und aktuelle Informationen zu
Vertiefungen/Wahlbereichen
www.mhb.tu-bs.de

Inhalt dieser der Veranstaltung

- Informatik – Bachelor
 - Rechnerstrukturen und Eingebettete Systeme
- Informatik – Master
 - Rechnerstrukturen und Eingebettete Systeme
- Übersicht Lehrveranstaltungen des IDA
- Forschung am IDA
 - Demos am IDA – nach der 2. Veranstaltung am 8.7. (Termin siehe IDA-Webseite)

Gebiete des IDA

- Das IDA befasst sich mit **Computern**



und

Eingebetteten Systemen



„Eingebettete“ Computersysteme



Verkehr

- Haus- und Gebäudetechnik
- Industrieelektronik
- Sicherheitstechnik
- Raumfahrttechnik
- ...

Medizintechnik



Unterhaltungselektronik



Kommunikation

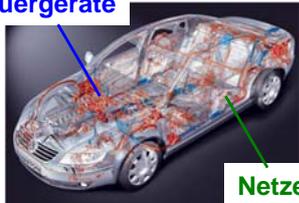


Finanzwesen

Quellen: Siemens, Toyota, Sony, u.a.

„Eingebettete“ Computer – unterschiedliche Typen

Steuergeräte



Netze



robuste Computer (Motorsteuergerät)



stromsparende Computer (Mobilkommunikation)



fehlertolerante Computer (Raumfahrt)



leistungsfähige Computer (z.B. Medizintechnik, Graphik)

zugriffsgeschützte Computer (SmartCard)



ganz kleine Computer (RFID)



Aufgaben

- **Aufbau von digitalen Systemen**
vom PC über den Parallelrechner bis zur Videoplattform
 - **Komponenten:**
Prozessoren, Speicher, Spezialhardware, ...
 - **und ihre Verbindung:**
Leitungen, Busse, ...
 - **Architekturprinzipien**
- **Entwurf digitaler Systeme**
 - **Systembeschreibung (Modellierung, Abstraktion)**
 - **Systemsynthese (manuell, automatisch)**
 - **Systemvalidierung (Simulation, formale Verifikation, Test)**

Bachelor Informatik

Prüfungsgebiet

Rechnerstrukturen und Eingebettete Systeme (RSES)

Studienplan BSc Informatik

Bereich	1. Semester (WS)	2. Semester (SS)	3. Semester (WS)	4. Semester (SS)	5. Semester (WS)	6. Semester (SS)	
Kompetenzbereich Informatik [116-121 LP]	Orientierungslage	<div style="border: 1px solid black; padding: 2px;">Programmieren 1 6 LP</div> <div style="border: 1px solid black; padding: 2px;">Algorithmen und Datenstrukturen 8 LP</div>	<div style="border: 1px solid black; padding: 2px;">Programmieren 2 6 LP</div> <div style="border: 1px solid black; padding: 2px;">Einführung in die Logik 5 LP</div>	<div style="border: 1px solid black; padding: 2px;">Software Engineering 12 LP</div> <div style="border: 1px solid black; padding: 2px;">Technische Informatik 1 + 2 8 LP</div> <div style="border: 1px solid black; padding: 2px;">Theoretische Informatik 1 5 LP</div> <div style="border: 1px solid black; padding: 2px;">Betriebssysteme 5 LP</div> <div style="border: 1px solid black; padding: 2px;">Relationale Datenbanksysteme 1 5 LP</div>	<div style="border: 1px solid black; padding: 2px;">Theoretische Informatik 2 6 LP</div> <div style="border: 1px solid black; padding: 2px;">Computernetze 1 5 LP</div>	<div style="border: 1px solid black; padding: 2px;">Seminar 5 LP</div> <div style="border: 1px solid black; padding: 2px;">Teamprojekt 5 LP</div>	<div style="border: 1px solid black; padding: 2px;">Bachelorarbeit 15 LP</div>
			<div style="border: 1px solid black; padding: 2px;">Elektrotechnische Grundlagen der Technischen Informatik 4 LP</div> <div style="border: 1px solid black; padding: 2px;">"Schwerpunkte im Informatikstudium" Ringvorlesung</div>	<div style="border: 1px solid black; padding: 2px;">Informatik: Wahlpflicht-Modul 5 LP</div>	<div style="border: 1px solid black; padding: 2px;">Informatik: Wahlpflicht-Modul 5 LP</div>	<div style="border: 1px solid black; padding: 2px;">Informatik: Wahlpflicht-Modul 5 LP</div>	<div style="border: 1px solid black; padding: 2px;">Informatik: Wahlpflicht-Modul 5 LP</div>

Veranstaltungen Wahlpflichtbereich Informatik

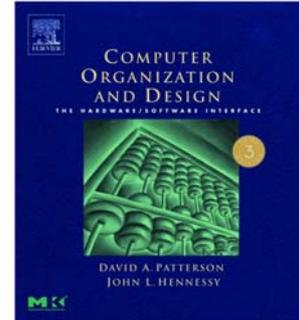
- als Einstieg empfohlen
 - **Rechnerstrukturen I** 6 LP
- dazu evtl.
 - **Raumfahrtelektronik I** 4 LP
- empfohlen wird ein **Praktikum**
 - Einführung in die Tech. Informatik 4 LP
 - Rechnergestützter Entw. dig. Schaltungen 6 LP
- **Seminar** 5 LP
- **Teamprojekt/Teampraktikum** 5 LP
- **Software-Engineering – Praktikum** 5 LP
- **Bachelorarbeit** 15 LP

Rechnerstrukturen I (6 LP)

- **Einführung in die Rechnerarchitektur**
 - Prinzipien der Rechnerarchitektur (Steuerung, Pipelining, Speicherhierarchie, ...)
 - Mikroprozessoren am Beispiel MIPS, Pentium, ...
 - quantitativer (ingenieurmäßiger) Rechnerentwurf

Hilfsmittel:

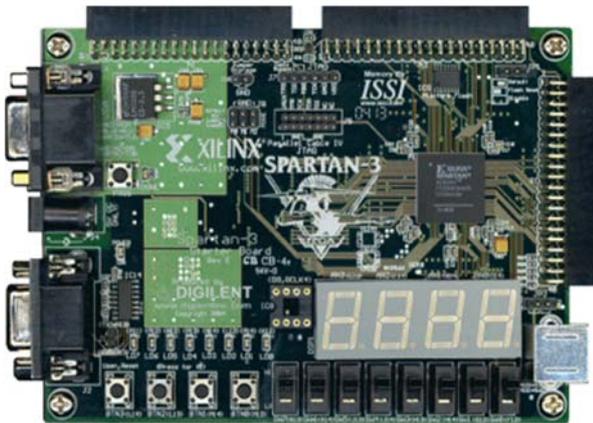
**Folien und
Bücher von Patterson/Hennessy
und Stallings,
Prozessorsimulator**



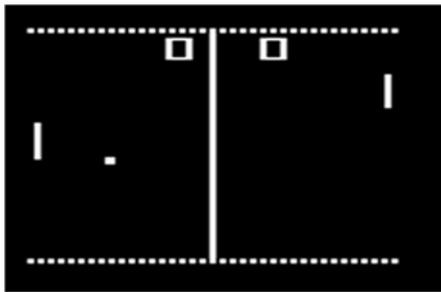
Einführung Technische Informatik

- **Auswahl der Praktikumsversuche**
 - Digitales Speicher-Oszilloskop (DSO)
 - Leitungseffekte
 - PLD-Entwurf
 - RISC-Assembler
 - Automatenimplementierung auf Mikrocontrollern
 - Synchronisation und Kommunikation
 - Synthese von Automaten mit VHDL

Praktikum Rechnergestützter Entwurf digitaler Schaltungen



- Entwurf und Implementierung eines PONG-Spiels auf einer Xilinx Spartan 3 FPGA Plattform
- Vorkenntnisse VHDL nicht benötigt
- Werkzeuge für Simulation und Synthese: ModelSim, Xilinx ISE
- Findet jedes Semester am IDA statt!



Master Informatik

Prüfungsgebiet

Rechnerstrukturen und Eingebettete Systeme

Schwerpunkt

Eingebettete Systeme

Musterstudienplan Masterstudium Informatik

Bereich	1. Semester	2. Semester	3. Semester	4. Semester	LP
Informatik	Wahlpflichtbereich Informatik Module im Umfang von 80-82 LP bzw. 62-68 LP bei Wahl eines Nebenfachs <div style="display: flex; justify-content: space-around; margin-top: 10px;"> <div style="border: 1px solid black; padding: 2px; text-align: center;">Seminar 5 LP</div> <div style="border: 1px solid black; padding: 2px; text-align: center;">optional: Projektarbeit 14 LP</div> </div>			Masterarbeit 30 LP	110-112 bzw. 92-98
optional: Nebenfach	optional: Nebenfach Module im Umfang von 14-18 LP				14-18
Mathematik und Schlüsselqualifikationen	Mathematik und Schlüsselqualifikationen Module im Umfang von 8-10 LP				8-10
Summe	~30	~30	~30	30	120

 Pflichtmodule	 Nebenfachmodule
 Wahlpflichtmodule	 Mathematik und Schlüsselqualifikationen

Studienrichtung Eingebettete Systeme

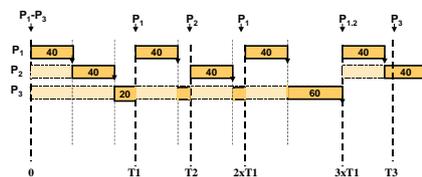
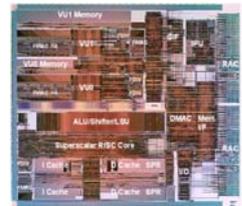
Semester 1	Semester 2	Semester 3	Semester 4
	Reaktive Systeme (5)		Masterarbeit (30)
Rechnerstrukturen II (6)	Seminar im 2. oder 3. Semester (4)		
Wahlmodul	Wahlmodul	Wahlmodul	
Wahlmodul	Wahlmodul	Wahlmodul	
Wahlmodul	Wahlmodul: z.B. CuSE I		

Empfohlene Kombinationen

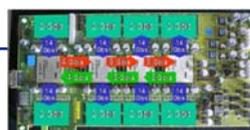
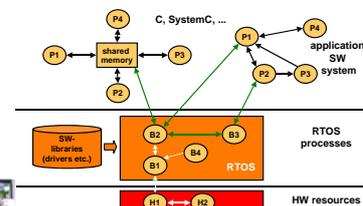
- **Empfohlen wird mindestens eine der Veranstaltungen**
 - **Rechnerstrukturen II** 6 LP
 - **Advanced Computer Architecture** 4 LP
- **Wer den Schwerpunkt in den Bereich **Eingebettete Systeme** legen möchte, sollte **"Rechnerstrukturen II"** wählen**
- **Wer eher den Bereich der **Rechnerstrukturen** vertiefen möchte, wählt **"Advanced Computer Architecture"****

Rechnerstrukturen II (Eingebettete Systeme) 3 + 1

- **Spezifikation und Modellierung von eingebetteten Systemen**
 - Automatenetze und Statecharts, Datenflussgraphen, Petri-netze, Simulink, ...
- **HW/SW Architekturen eingebetteter Systeme**
 - Techniken der Spezialisierung von Komponenten und Systemen
 - Ablaufsteuerung: Scheduling, Kommunikation, und Echtzeit-Betriebssystem, Power Control
 - **Beispiele: Mikrokontroller, DSPs, Trimedia, Multicore-Systeme Netzwerkprozessoren, Konsolen (Playstation), rekonfigurierbare Systeme**
 - Entwurfsautomatisierung: Optimierung, Compiler, Synthese, ...

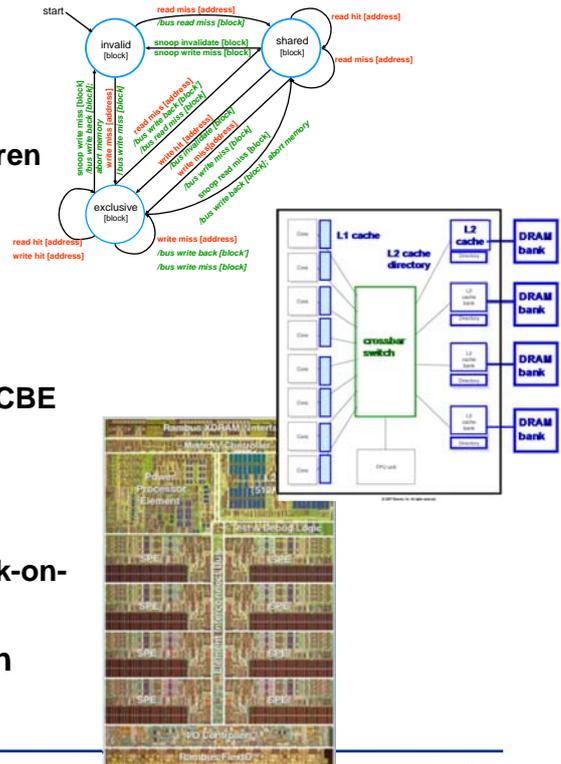


$$t_{peTDMA}(P_i, pe_i) = \left\lfloor \frac{t_{pe}(P_i, pe_i) - t_{csw}}{t_{pi}} \right\rfloor \cdot t_{pTDMA} + t_{pe}(P_i, pe_i) \bmod t_{pi}$$



Advanced Computer Architecture 2 + 1

- **Instruction-level und Thread-level Parallelismus**
 - Subwort-Parallelismus
 - Vektorprozessoren, Graphikprozessoren
 - Multithreading
- **Chip-Multiprozessoren (Multicore)**
 - Cache-Kohärenz
 - Transactional Memory
 - DMA-gesteuerte Kohärenz – Beispiel CBE („Cell Processor“)
- **Kommunikationsnetze für Multiprozessoren**
 - Prinzipien, Beispiele (einschl. Network-on-Chip)
- **viele Beispiele aktueller Architekturen**



Weitere Veranstaltungen zur Kombination

- **Digitale Schaltungen** 4 LP
- **Raumfahrtelektronik I** 3 LP
- **Raumfahrtelektronik II** 4 LP
- **Entwurf fehlertoleranter Systeme** 4 LP
- **Rechnersystembusse** 4 LP
- **Schaltungstest** 4 LP
- **Cryptology Design Fundamentals (4 LP, WS)**
- **Praktika**
 - **Praktikum Datentechnik** 6 LP
 - **Praktikum rechnergestützter Entwurf digitaler Schaltungen** 6 LP
 - **Praktikum Eingebettete Prozessoren** 6 LP

Praktikum Eingebettete Prozessoren 4 LP

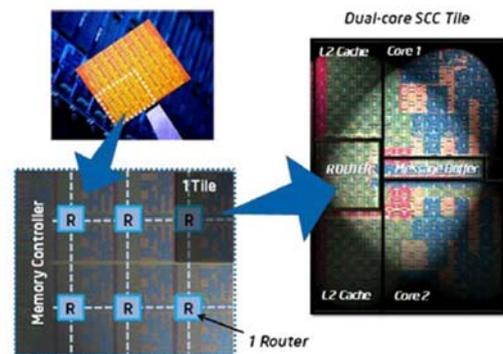
- Im Praktikum entwickelte Applikation



- Hardware / Software – Lösung
 - Empfang der Daten
 - Behandlung des TCP/IP Stacks (in SW)
- Dechiffrierung des Datenstroms mit DES (in HW)
- Gepufferte Ausgabe der Audiodaten (HW und SW)

Beispiel Teamprojekt Intel Single-chip Cloud Computer

- Research processor by Intel
 - 48 IA-32 processor cores
 - Organized in 24 tiles (2 cores, L2)
 - Network-on-Chip interconnect
 - No cache coherency
 - Explicit message passing buffer for core-to-core communication
- Programming
 - Runs 48 instances of Linux
 - RCCE Library for communication between cores
- Team Project: Streaming applications
 - Implement streaming video applications
 - Parallel implementation to use all SCC cores

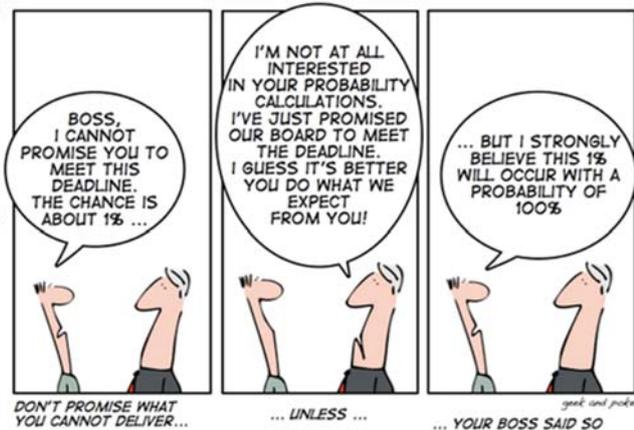


Anatomy of the Single-chip Cloud Computer



Team-Projekt Übersicht

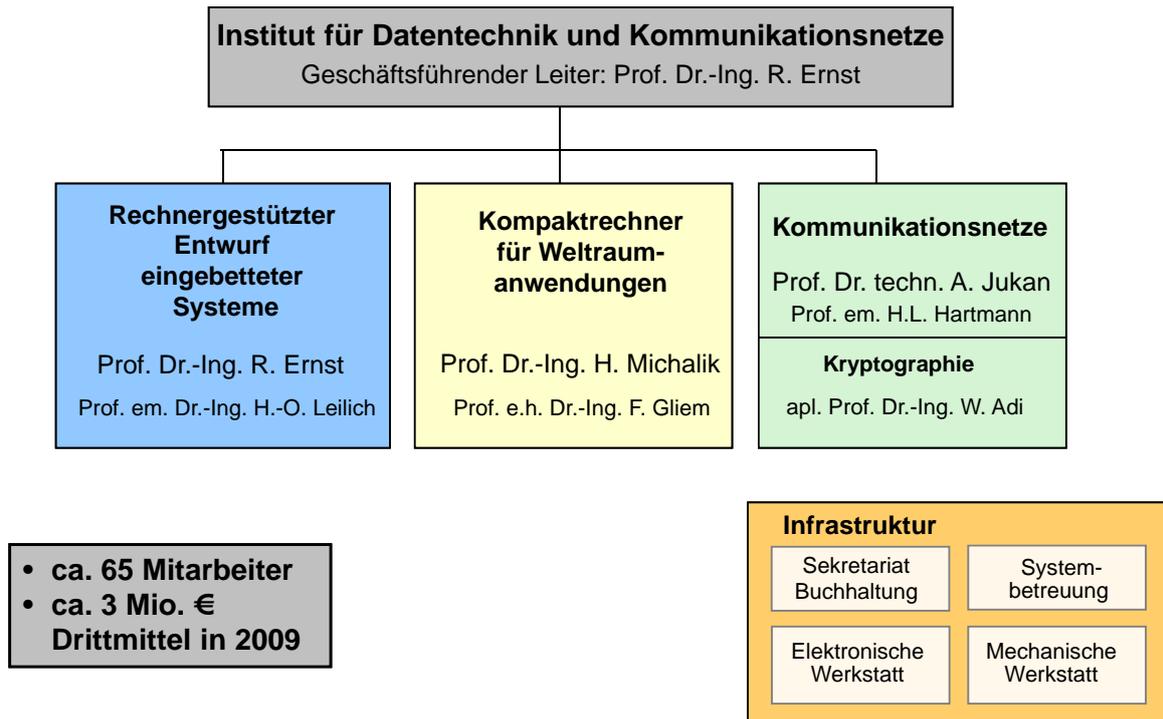
- Kennenlernen des SCC und der Streaming-Anwendungen
 - Architektur
 - Programmierumgebung
 - Beispielanwendungen
- Projektplanung
 - Definition der Ziele
 - Arbeitsplan
 - Aufteilung der Aufgakt
- Durchführung
 - Implementierung
 - Test
- Evaluation



Beispiele für Tätigkeiten von Absolventen

- **Multiprozessoren:** Entwicklung von Prozessoren und Systemen, unter anderem Intel
- **Verkehrstechnik:** Entwurf von Eingebetteten Systemen für Fahrzeuge, Luft-und Raumfahrttechnik
- **Kommunikation:** Schaltungs- und Systementwurf
- **Medizintechnik:** Entwicklung der eingebetteten Systeme von Tomographen und Röntgengeräten, Intensivmedizin
- **Videotechnik:** Entwurf von professionellen Systemen der Studiotechnik
- **Entwicklung komplexer SW-Systeme**

Institut für Datentechnik und Kommunikationsnetze



Projektpartner des IDA der letzten 3 Jahre (Auswahl)



Arbeitsgebiete eingebettete Systeme

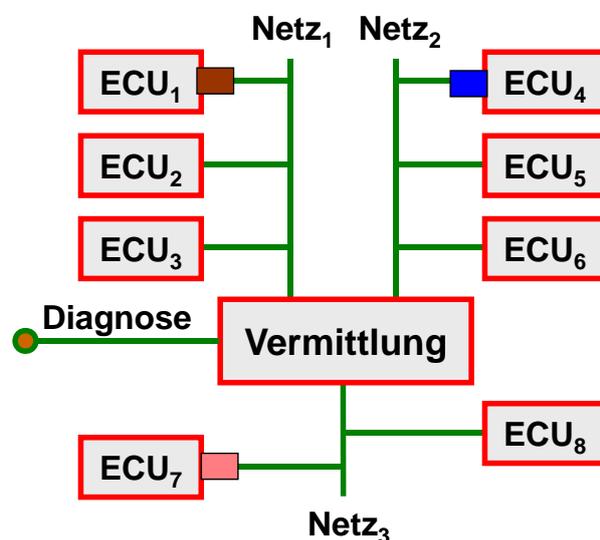
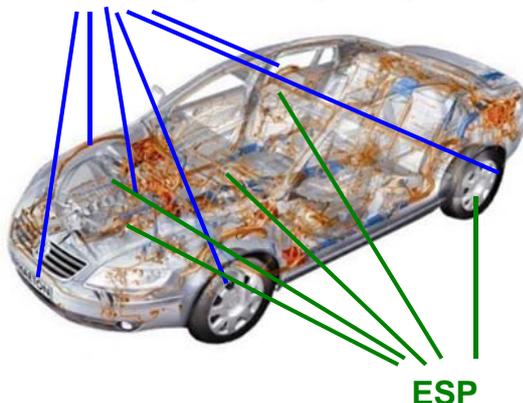
- Systementwurf, Entwurfsautomatisierung für eingebettete Systeme
 - Modellierung und Optimierung von Plattformen (SPI/SymTA)
 - Schwerpunkt **Systemintegration**
 - Plattformen für autonome Systeme - **Organic Computing**
- HW/SW Architekturen für Computer und eingebettete Systeme
 - **Rekonfigurierbare Systeme**
 - Professionelle Videotechnik und digitaler Film
 - 3D Computergraphik (mit Prof. Magnor)
 - Stereosehen im Fahrzeug (mit VW)
 - **Multicore-Systeme** (MpSoC)

Systemintegration - Aufgabenstellung

- alle Funktionen nutzen das gleiche Computersystem
- dies erfordert umfangreiche Kommunikation
- alle Aufgaben müssen vollständig und rechtzeitig erfüllt werden

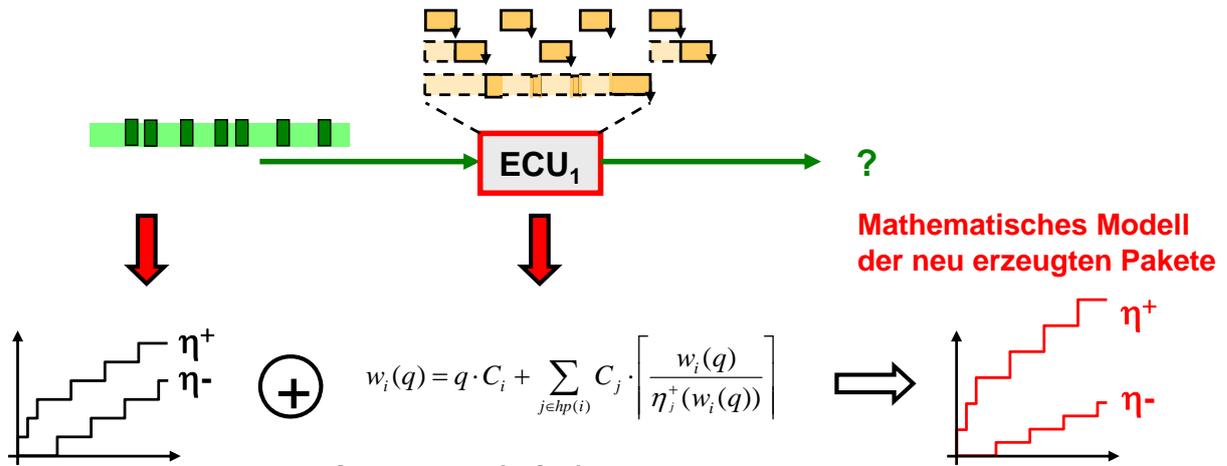
Adaptive

Geschwindigkeitsregelung



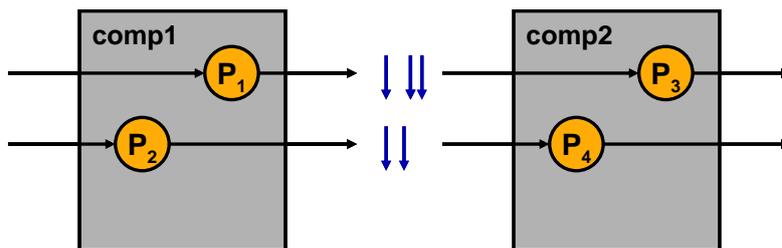
Der neue Ansatz in SymTA/S

- bei geschickter Formulierung kann der Ablauf berechnet werden

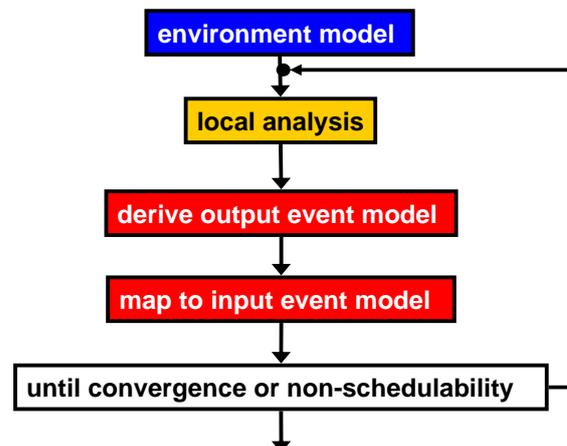


- jetzt kann man die Computer (ECU) und Netze **mathematisch koppeln**
 - das Modell des Ausgangs wird Eingangsmodell des nächsten Computers
- durch **wiederholte Anwendung** auf das ganze Computersystem wird die Lösung **schrittweise** entwickelt und liefert das gesuchte Zeitverhalten

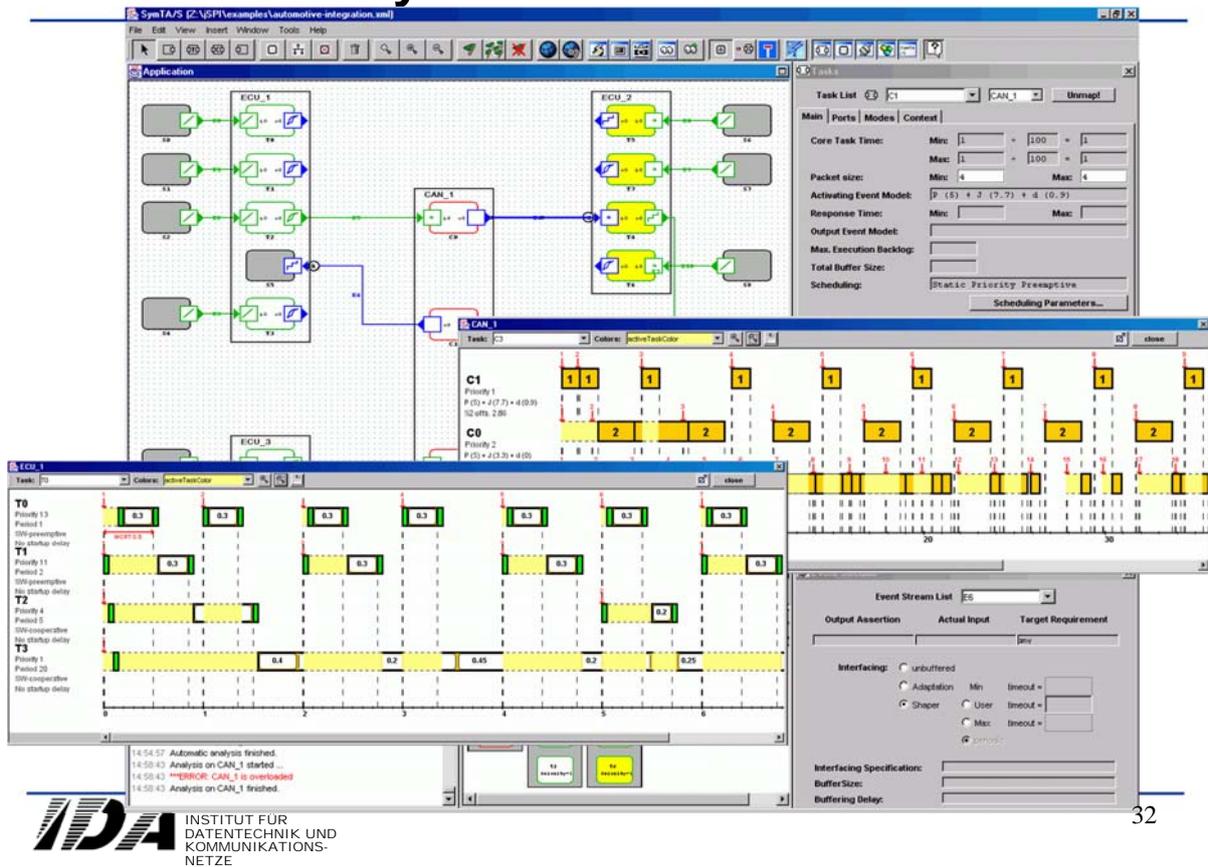
Compositional analysis



- subsystems coupled by **streams**
- coupling corresponds to **event propagation**
- **fixed point problem**
- Tools, e.g., from ETH Zürich and TU Braunschweig (SymTA/S)



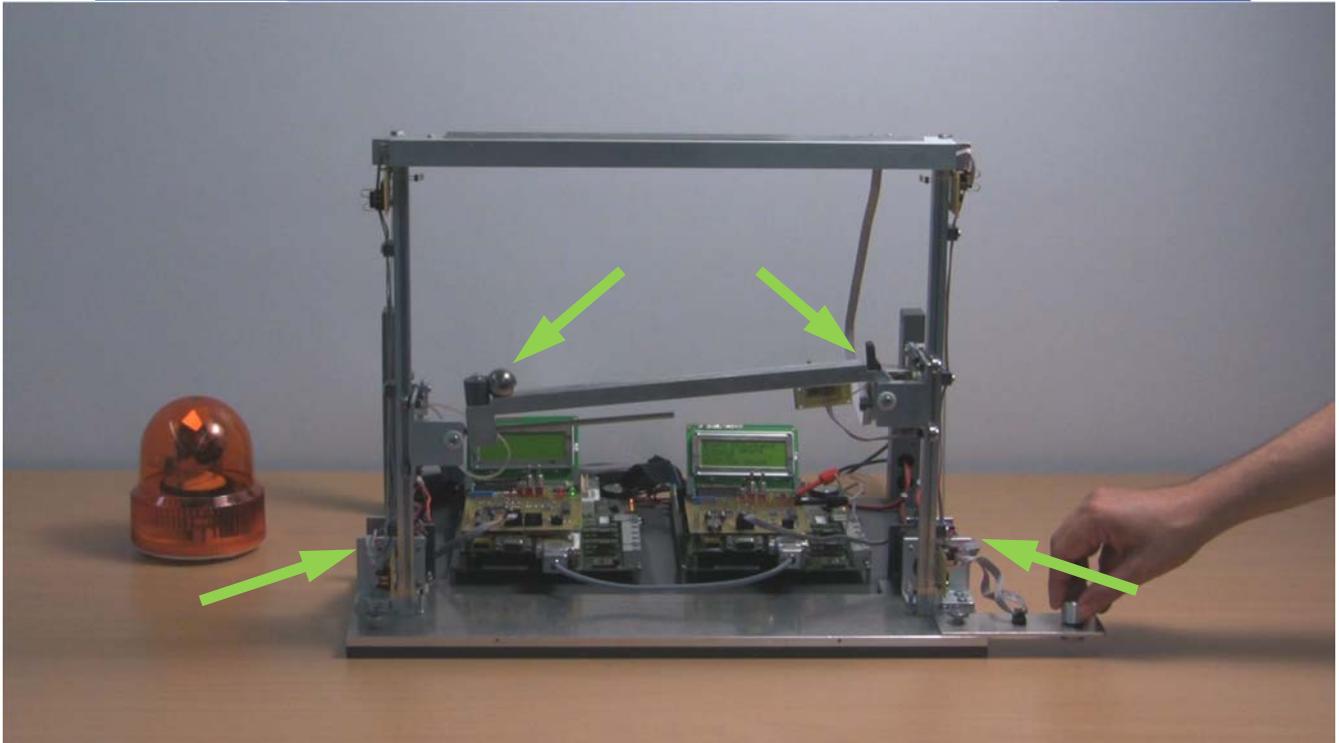
SymTA/S Screenshot



Einsatz der Tools

- kommerzialisiert durch Spin-Off  SYMTA VISION
- Fahrzeughersteller
 - Volkswagen, Audi, BMW, General Motors, Daimler, PSA, Toyota, ...
- Zulieferer
 - Bosch, Hitachi, ZF, Continental, ...
- Nachfolgeprojekte
 - Kompositionalität von zeitkritischen Systemen
 - EU COMBEST
 - selbstschützende autonome Systeme
 - DFG SPP Organic Computing

EPOC demonstrator

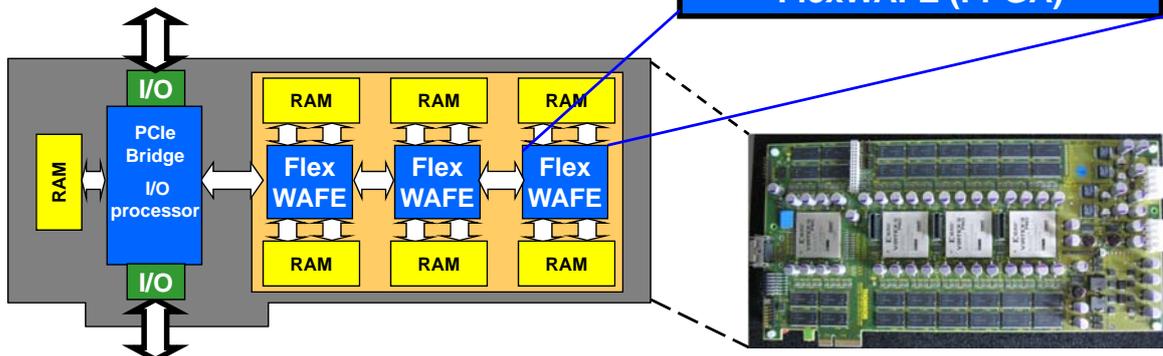


Arbeitsgebiete eingebettete Systeme

- **Systementwurf, Entwurfsautomatisierung für eingebettete Systeme**
 - Modellierung und Optimierung von Plattformen (SPI/SymTA)
 - Schwerpunkt Systemintegration
 - Plattformen für autonome Systeme - Organic Computing
- **HW/SW Architekturen für Computer und eingebettete Systeme**
 - Rekonfigurierbare Systeme
 - Professionelle Videotechnik und digitaler Film
 - 3D Computergraphik (mit Prof. Magnor)
 - Stereosehen im Fahrzeug mit dichtem optischen Fluss (mit VW)
 - Multicore-Systeme (MpSoC)
 - Projekte u.a. ST, Intel
 - neue Systeme für Gebäudeautomation

FlexWAFE Architektur (IDA)

- SDRAM Controller mit 2 stufigem Scheduler und Traffic Shaping für garantiertes Zeitverhalten
- Flexibel konfigurierbarer Datenpfad mit lokalen Speichern und Adressrechenwerken
- PCIe Interface + Linux-basierte Softwareumgebung



Beispiel FlexWAFE: Rauschreduktion



- Bildausschnitt: hohe Detailtreue bei starker Rauschreduktion
- 2.5D Diskrete Wavelet Transformation/Rücktransformation mit Motion Analysis/Compensation, ca. 200 Gops/s, ca. 600 MB Zwischenspeicher
- ca. 5.000x schneller als aus Matlab generierter Code auf Pentium 4 (1,5 GB DRAM und 2,4 GHz Taktfreq)

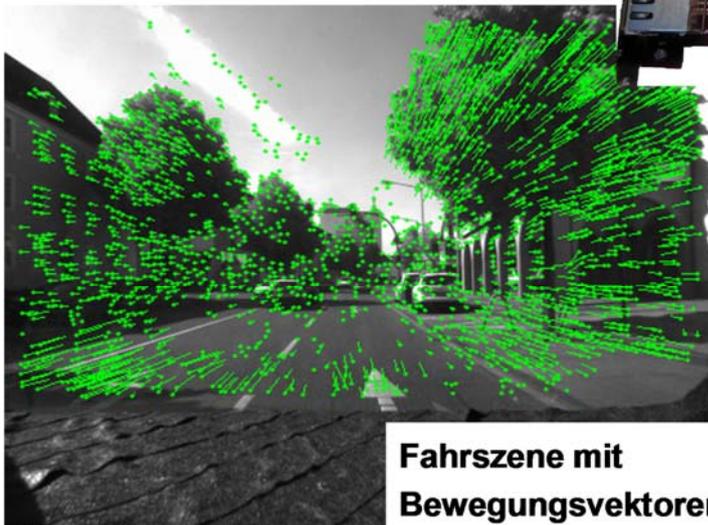
Neue Projekte mit rekonfigurierbaren Architekturen

- **Rekonstruktion bewegter Objekte mit 3D-Kamera**
 - 3D-Echtzeitretusche („virtueller Spiegel“)
 - DFG-Projekt mit Prof. Magnor (Informatik)
laufendes Projekt



NFF – Projekt Stereosehen im Fahrzeug

- **Nutzung der FlexWAFE-Module**
- **dichte optische Flussanalyse**



**Prototyp
Hardware-Beschleuniger**

Rechenaufwand:
Bis zu 400 Bilder / s
78 Millionen Pix. / s
1000 Op. / Pixel
75 Milliarden Op. / s

Projektbeispiele im Umfeld Multicore

- **Zuverlässigkeit eingebetteter Systeme**
 - **ARTEMIS-Projekt RECOMP 2010-2013**
 - modulare Zertifizierung von Multicore-Architekturen für gemischt kritische Anwendungen
 - 40 Partner, 25 Mio € deutsche Koordination TU Braunschweig (u.a. TÜV Süd, Delphi, Elektrobit, Syntavision, EADS, PSA, Infineon, Intel, ...)
 - TUBS Länderkoordinator und Leitung des größten WP HW-/SW-Architektur mit mehr als 800 PM
 - IDA: neue, zuverlässige Many-Core-Architektur
 - **DFG ASTEROID-Projekt**
 - Härtung von sicheren virtuellen Microkernel-Betriebssystemen gegen Fehler
 - Plattform: Many-Core-Architektur (IDA)
 - Betriebssystem: L4
 - Partner TU Dresden

Smart Buildings

- **Idee: Fusion der Netze und Systeme für Energieversorgung (Smart Grid), Gebäudeautomatisierung (Smart Building) und Home-Automation (Smart Home)**
- **Ziel: Kostenreduktion, Netzstabilisierung, Energieeinsparung, Optimierung Komfort und ambulante Pflege**
- **Viele neue Fragen: Energieverbrauch und Zuverlässigkeit der Elektronik und der Netze, Sicherheit, Bedienbarkeit**
- **Beispiel: EU-Projekt „Internet-of-Energy“**
- **tubs.CITY-Symposium
23.6.2011
city.tu-bs.de**

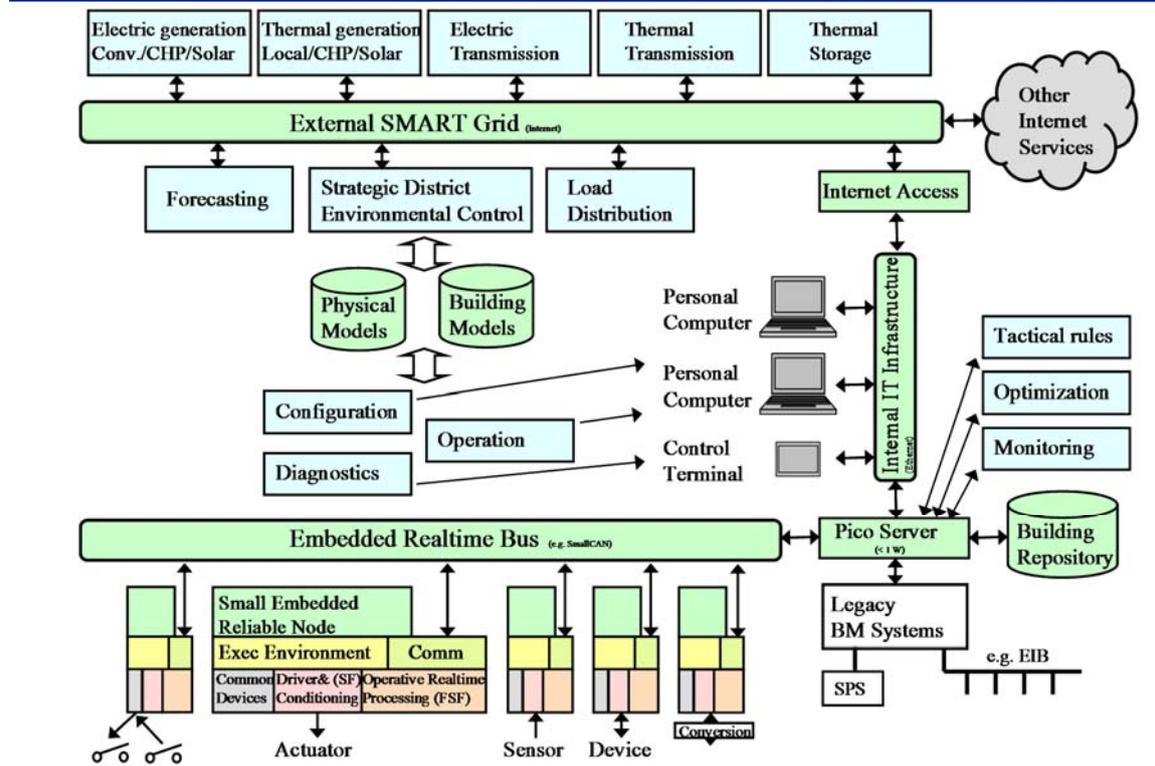


←Size
←Costs

Busnode

100 Knoten-Netz mit $P_{tot} = 20W$

EKREIT: Neues Projekt Low Energy Smart Buildings



Vielen Dank